

مدارهای مجتمع خطی

فصل اول

MOSFET

مدرس: احمد توکلی

مقدمه

- امروزه ترانزیستورهای فلز-اکسید-نیمرسانا ($MOSFET^1$) دنیای میکروالکترونیک را احاطه کرده‌اند.
- ایده اولیه ترانزیستورهای $MOSFET$ در دهه 1930 به ثبت رسید، ولی به دلیل محدودیت‌های ساخت، اجرای آن در دهه 1960 عملی شد.
- امروزه بیشتر مدارهای مجتمع با مقیاس بزرگ ($VLSI^2$) با استفاده از تکنولوژی MOS ساخته می‌شوند.
- دلایل برتری $MOSFET$ نسبت به BJT :
 - ✓ ساخت مدارهای دیجیتال و حافظه
 - ✓ ابعاد کوچک تراشه‌های MOS
 - ✓ ساده بودن فرایند ساخت

¹ Metal Oxide- Semiconductor Field-Effect Transistor

² Very-Large-Scale Integration

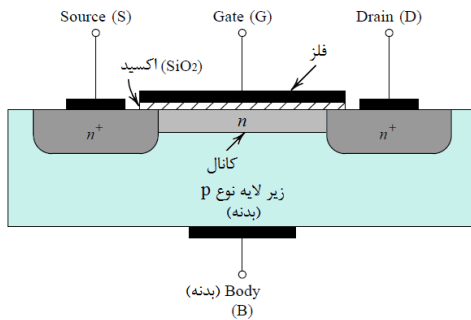
مقدمه

- در اواسط دهه 1960 تکنولوژی ترانزیستورهای مکمل (CMOS¹) انقلابی در صنعت نیم‌رسانا ایجاد کرد.
- در ساخت ترانزیستورهای CMOS، از ترانزیستورهای کانال n (nmos) و کانال p (pmos) بر روی یک تراشه استفاده می‌شود.
- دریچه‌های CMOS فقط هنگام سوئیچ کردن توان تلف می‌کنند، ابعاد کوچکتری دارند و هزینه ساخت پایینی دارند.

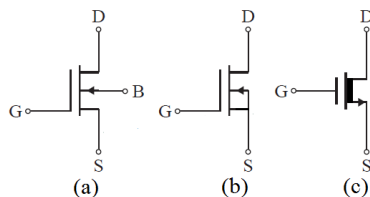
¹ Complementary Metal-Oxide-Semiconductor

MOSFET

MOSFET تخلیه‌ای (D-MOSFET):



ساختمان n-کانال D-MOSFET



(a) نماد مداری n-کانال D-MOSFET

(b) نماد مداری وقتی که سورس به بدنه وصل باشد

(c) نماد مداری ساده شده شکل (b)

✓ D-MOSFET بسیار شبیه JFET عمل می‌کند.

✓ D-MOSFET می‌تواند در دو حالت تخلیه‌ای و افزایشی کار کند:

➤ ناحیه بین مقدار قطع ($V_{GS} = V_P$) و مقدار اشباع I_{DSS} ناحیه تخلیه‌ای نام دارد.

➤ ناحیه ولتاژهای مثبت گیت، ناحیه افزایشی نام دارد.

(a)

(b)

:عملکرد D-MOSFET

(a) حالت افزایشی (b) حالت تخلیه‌ای

MOSFET

تخلیه‌ای (D-MOSFET):

معادله جریان کانال در ناحیه اشباع:

$$I_D = I_{DSS} \left(1 - \frac{V_{GS}}{V_P}\right)^2$$

شرط قرار داشتن D-MOSFET در ناحیه اشباع: $V_{DS} \geq V_{GS} - V_P$

n - MOSFET D کانال منحنی مشخصه انتقالی و خروجی

ساختمان E-MOSFET کانال-n

MOSFET

افزایشی (E-MOSFET):

✓ با اعمال ولتاژ V_{GS} مثبت و بزرگتر یا مساوی V_T ، الکترون‌های کافی برای تشکیل کانال n جذب شده و در نتیجه جریان در کانال برقرار می‌شود.

✓ اگر V_{GS} کمتر از V_T باشد، جریان I_D چشمگیر نخواهد بود.

(a) نماد مداري D-MOSFET کانال-n
(b) نماد مداري وقتي که سورس به بدنه وصل باشد
(c) نماد مداري ساده شده شکل (b)

MOSFET

MOSFET افزایشی (E-MOSFET):

معادله جریان کانال در ناحیه اشباع:

$$I_D = K(V_{GS} - V_T)^2$$

مقدار ثابت K برابر است با: $K = \frac{1}{2} \mu_n C_{ox} \left(\frac{W}{L}\right)$ واحد K , mA/V^2 می باشد.

μ_n : تحرک الکترون ها در کانال n ایجاد شده
 C_{ox} : ظرفیت واحد سطح خازن گیت به کانال بر حسب $F/\mu m^2$
 L : طول کانال بر حسب μm
 W : پهنای کانال بر حسب μm

نسبت W/L را «نسبت ابعاد» می نامند.

شرط قرار داشتن E-MOSFET در ناحیه اشباع:

$$V_{DS} \geq V_{GS} - V_T$$

نسبت $V_{GS} - V_{TH}$ را ولتاژ اضافه تحریک (Overdrive) نیز می نامند:
 $V_{od} = V_{GS} - V_T$

منحنی مشخصه انتقالی و خروجی E-MOSFET کانال - n

MOSFET

MOSFET افزایشی (E-MOSFET):

Example 1 Calculate the bias current of M_1 in Fig. 6.23. Assume $\mu_n C_{ox} = 100 \mu A/V^2$ and $V_{TH} = 0.4 V$. If the gate voltage increases by 10 mV, what is the change in the drain voltage?

Simple MOS circuit.

Solution It is unclear a priori in which region M_1 operates. Let us assume M_1 is saturated and proceed. Since $V_{GS} = 1 V$,

$$I_D = \frac{1}{2} \mu_n C_{ox} \frac{W}{L} (V_{GS} - V_{TH})^2 = 200 \mu A.$$

We must check our assumption by calculating the drain potential:

$$V_X = V_{DD} - R_D I_D = 0.8 V.$$

The drain voltage is lower than the gate voltage, but by less than V_{TH} . The illustration in Fig. 6.22 therefore indicates that M_1 indeed operates in saturation.

If the gate voltage increases to 1.01 V, then

$$I_D = 206.7 \mu A,$$

lowering V_X to

$$V_X = 0.766 V.$$

Fortunately, M_1 is still saturated. The 34-mV change in V_X reveals that the circuit can amplify the input.

MOSFET

بایاسینگ E-MOSFET

با توجه به اینکه جریان گیت صفر است:

$$V_X = \frac{R_2}{R_1 + R_2} V_{DD} \quad (1)$$

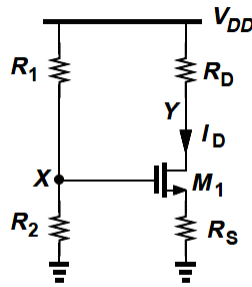
از آنجا که $V_X = V_{GS} + I_D R_S$,

$$\frac{R_2}{R_1 + R_2} V_{DD} = V_{GS} + I_D R_S \quad (2)$$

از طرف دیگر:

$$I_D = \frac{1}{2} \mu_n C_{ox} \frac{W}{L} (V_{GS} - V_{TH})^2 \quad (3)$$

از معادلات (2) و (3) می توان مقادیر V_{GS} و I_D را محاسبه کرد.



بایاس با مقاومت های مقسم ولتاژ

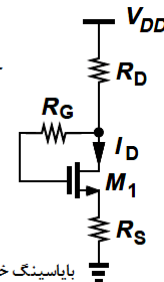
در این بایاسینگ، ترانزیستور M_1 همواره در ناحیه اشباع قرار دارد (چرا؟)

چون افت ولتاژ دو سر مقاومت R_G صفر است،

$$I_D R_D + V_{GS} + R_S I_D = V_{DD} \quad (1)$$

بنابراین رابطه جریان کانال را می توان به صورت زیر نوشت:

$$I_D = \frac{1}{2} \mu_n C_{ox} \frac{W}{L} [V_{DD} - (R_S + R_D) I_D - V_{TH}]^2 \quad (2)$$



بایاسینگ خودبایاس

MOSFET

بایاسینگ E-MOSFET

Example 2

Analyze the circuit shown in Fig. 5.24(a) to determine the voltages at all nodes and the currents through all branches. Let $V_{tn} = 1 \text{ V}$ and $k'_n(W/L) = 1 \text{ mA/V}^2$. Neglect the channel-length modulation effect (i.e., assume $\lambda = 0$).

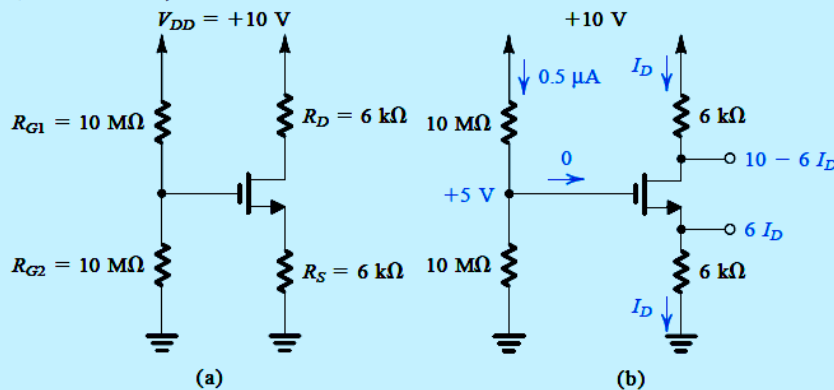


Figure 5.24 (a) Circuit for Example 2. (b) The circuit with some of the analysis details shown.

MOSFET**E-MOSFET** باياسينگ**Solution**

Since the gate current is zero, the voltage at the gate is simply determined by the voltage divider formed by the two 10-M Ω resistors,

$$V_G = V_{DD} \frac{R_{G2}}{R_{G2} + R_{G1}} = 10 \times \frac{10}{10 + 10} = +5 \text{ V}$$

With this positive voltage at the gate, the NMOS transistor will be turned on. We do not know, however, whether the transistor will be operating in the saturation region or in the triode region. We shall assume saturation-region operation, solve the problem, and then check the validity of our assumption. Obviously, if our assumption turns out not to be valid, we will have to solve the problem again for triode-region operation.

Refer to Fig. 5.24(b). Since the voltage at the gate is 5 V and the voltage at the source is $I_D \text{ (mA)} \times 6 \text{ (k}\Omega) = 6I_D$, we have

$$V_{GS} = 5 - 6I_D$$

Thus, I_D is given by

$$I_D = \frac{1}{2} k_n' \frac{W}{L} (V_{GS} - V_{tn})^2 = \frac{1}{2} \times 1 \times (5 - 6I_D - 1)^2$$

which results in the following quadratic equation in I_D :

$$18I_D^2 - 25I_D + 8 = 0$$

MOSFET**E-MOSFET** باياسينگ**Example 2 continued**

This equation yields two values for I_D : 0.89 mA and 0.5 mA. The first value results in a source voltage of $6 \times 0.89 = 5.34 \text{ V}$, which is greater than the gate voltage and does not make physical sense as it would imply that the NMOS transistor is cut off. Thus,

$$I_D = 0.5 \text{ mA}$$

$$V_S = 0.5 \times 6 = +3 \text{ V}$$

$$V_{GS} = 5 - 3 = 2 \text{ V}$$

$$V_D = 10 - 6 \times 0.5 = +7 \text{ V}$$

Since $V_D > V_G - V_{tn}$, the transistor is operating in saturation, as initially assumed.

MOSFET

E-MOSFET باياسينگ

Example 3

The NMOS and PMOS transistors in the circuit of Fig. 5.26(a) are matched, with $k'_n(W_n/L_n) = k'_p(W_p/L_p) = 1 \text{ mA/V}^2$ and $V_{tn} = -V_{tp} = 1 \text{ V}$. Assuming $\lambda = 0$ for both devices, find the drain currents i_{DN} and i_{DP} , as well as the voltage v_O , for $v_I = 0 \text{ V}$, $+2.5 \text{ V}$, and -2.5 V .

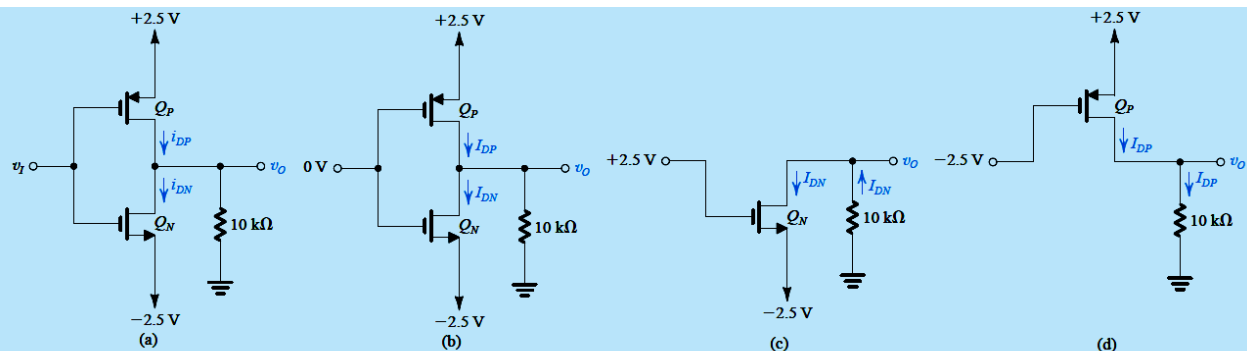


Figure 5.26 Circuits for Example 3

MOSFET

E-MOSFET باياسينگ

Solution

Figure 5.26(b) shows the circuit for the case $v_I = 0 \text{ V}$. We note that since Q_N and Q_P are perfectly matched and are operating at equal values of $|V_{GS}|$ (2.5 V), the circuit is symmetrical, which dictates that $v_O = 0 \text{ V}$. Thus both Q_N and Q_P are operating with $|V_{DS}| = 0$ and, hence, in saturation. The drain currents can now be found from

$$I_{DP} = I_{DN} = \frac{1}{2} \times 1 \times (2.5 - 1)^2 = 1.125 \text{ mA}$$

Next, we consider the circuit with $v_I = +2.5 \text{ V}$. Transistor Q_P will have a V_{SG} of zero and thus will be cut off, reducing the circuit to that shown in Fig. 5.26(c). We note that v_O will be negative, and thus v_{CD} will be greater than V_{tn} , causing Q_N to operate in the triode region. For simplicity we shall assume that v_{DS} is small and thus use

$$I_{DN} \approx K'_n(W_n/L_n)(V_{GS} - V_{tn})V_{DS} = 1[2.5 - (-2.5) - 1][v_O - (-2.5)]$$

From the circuit diagram shown in Fig. 5.26(c), we can also write

$$I_{DN} (\text{mA}) = \frac{0 - v_O}{10 (\text{k}\Omega)}$$

These two equations can be solved simultaneously to yield

$$I_{DN} = 0.244 \text{ mA} \quad v_O = -2.44 \text{ V}$$

Note that $V_{DS} = -2.44 - (-2.5) = 0.06 \text{ V}$, which is small as assumed.

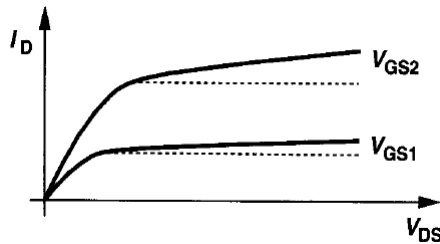
Finally, the situation for the case $v_I = -2.5 \text{ V}$ [Fig. 5.26(d)] will be the exact complement of the case $v_I = +2.5 \text{ V}$: Transistor Q_N will be off. Thus $I_{DN} = 0$, Q_P will be operating in the triode region with $I_{DP} = 0.244 \text{ mA}$ and $v_O = +2.44 \text{ V}$.

MOSFET**تقویت کننده‌های MOS****مدولاسیون طول کانال:**

با افزایش v_{DS} طول کانال به تدریج کاهش می‌یابد که به این اثر، مدولاسیون طول کانال می‌گویند.

معادله جریان کانال با در نظر گرفتن اثر مدولاسیون طول کانال:

$$i_D = \frac{1}{2} \mu_n C_{ox} \left(\frac{W}{L} \right) (v_{GS} - V_T)^2 (1 + \lambda v_{DS})$$



λ ضریب مدولاسیون طول کانال نام دارد و به تکنولوژی ساخت قطعه و نیز طول کانال (L) بستگی داشته و واحد آن V^{-1} است.

λ با طول کانال (L) نسبت عکس دارد، بنابراین در تکنولوژی‌های جدیدتر به خاطر کوتاه‌تر بودن طول کانال، اثر λ چشمگیرتر است.

MOSFET**تقویت کننده‌های MOS****مدل سیگنال کوچک MOSFET**

✓ هدایت انتقالی ترانزیستور (g_m):

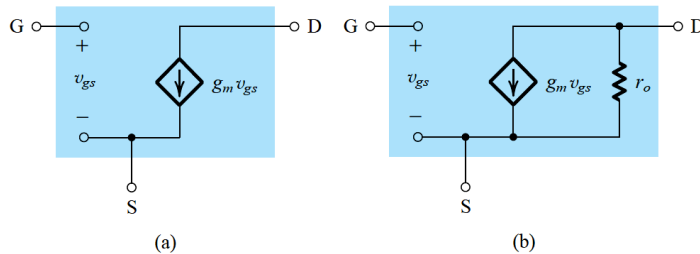
$$g_m = \left. \frac{\partial I_D}{\partial V_{GS}} \right|_{V_{DS} \text{ const}} = \mu_n C_{ox} \frac{W}{L} (V_{GS} - V_T)$$

$$g_m = \sqrt{2 \mu_n C_{ox} \frac{W}{L} I_D}$$

✓ مقاومت خروجی (r_o):

$$r_o = \left[\left. \frac{\partial I_D}{\partial V_{DS}} \right|_{V_{GS} \text{ const}} \right]^{-1} = \left[\frac{1}{2} \mu_n C_{ox} \left(\frac{W}{L} \right) (v_{GS} - V_T)^2 \lambda \right]^{-1}$$

$$r_o = \frac{1}{\lambda I_D}$$



مدل سیگنال کوچک MOSFET

(a) بدون در نظر گرفتن اثر مدولاسیون طول کانال $\lambda = 0$

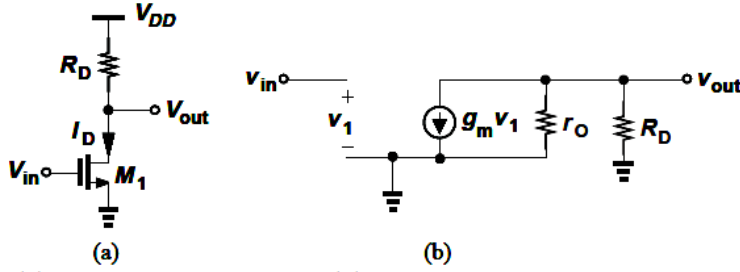
(b) با در نظر گرفتن اثر مدولاسیون طول کانال $\lambda \neq 0$

MOSFET

MOS تقویت کننده های

تقویت کننده سورس مشترک

بدر نظر گرفتن اثر مدولاسیون طول کانال ($\lambda \neq 0$)



(a) Common-source stage, (b) small-signal mode.

$$v_{in} = v_1$$

$$v_{out} = -g_m v_1 (R_D || r_o)$$

$$A_v = \frac{v_{out}}{v_{in}} = -g_m (R_D || r_o)$$

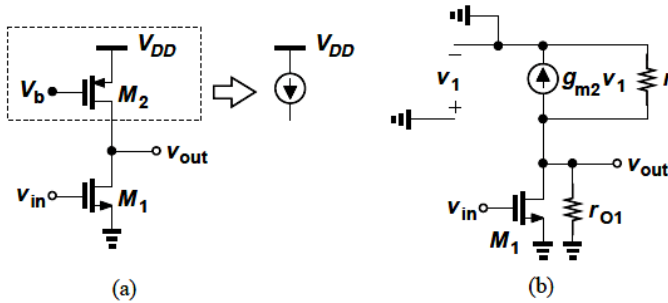
$$R_{in} = \infty$$

$$R_{out} = R_D || r_o \text{ (چرا؟)}$$

MOSFET

MOS تقویت کننده های

تقویت کننده سورس مشترک با بار منبع جریان



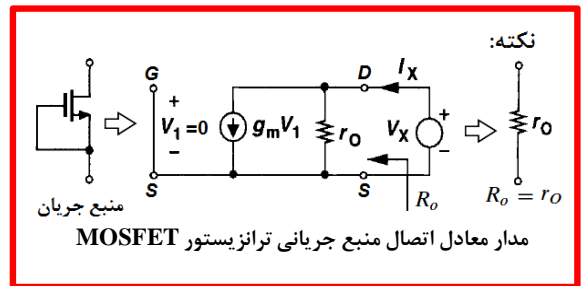
(a) CS stage using a PMOS device as a current source,

(b) small-signal model.

$$v_1 = 0 \Rightarrow g_{m2} v_1 = 0$$

$$A_v = -g_{m1} (r_{o1} || r_{o2})$$

$$R_{out} = r_{o1} || r_{o2}$$



(a) MOS stage using a diode-connected load
 (b) simplified circuit of (a)

$$A_v = -g_{m1} \left(\frac{1}{g_{m2}} \parallel r_{O2} \parallel r_{O1} \right)$$

$$R_{out} = \frac{1}{g_{m2}} \parallel r_{O2} \parallel r_{O1}$$

MOSFET
 تقویت کننده‌های MOS
 تقویت کننده سورس مشترک با بار دیودی

نکته:

اتصال دیودی

مدار معادل اتصال دیودی ترانزیستور MOSFET

$$R_o = \frac{1}{g_m} \parallel r_o$$

بدون در نظر گرفتن اثر مدولاسیون طول کانال ($\lambda = 0$):

(a) CS stage with degeneration, (b) small-signal model.

$$v_{in} = v_1 + g_m v_1 R_S \Rightarrow v_1 = \frac{v_{in}}{1 + g_m R_S}$$

$$v_{out} = -g_m v_1 R_D$$

$$\frac{v_{out}}{v_{in}} = -\frac{g_m R_D}{1 + g_m R_S} = -\frac{R_D}{\frac{1}{g_m} + R_S}$$

$$R_{in} = \infty$$

$$R_{out} = R_D \quad (\text{چرا؟})$$

MOSFET
 تقویت کننده‌های MOS
 تقویت کننده سورس مشترک با مقاومت سورس
 محاسبه R_{out} با در نظر گرفتن اثر مدولاسیون طول کانال ($\lambda \neq 0$):

با ترکیب معادلات (1) و (2):

$$v_1 = -i_X R_S \quad (1)$$

$$\frac{v_1}{R_S} - g_m v_1 + \frac{v_1 - v_X}{r_O} = 0 \quad (2)$$

$$\frac{v_X}{i_X} = (1 + g_m r_O) R_S + r_O \approx g_m r_O R_S + r_O$$

$$R_{out} = R_D \parallel (g_m r_O R_S + r_O)$$

MOSFET

تقویت کننده های MOS

تقویت کننده گیت مشترک

بدون در نظر گرفتن اثر مدولاسیون طول کانال ($\lambda = 0$)

(a) Common-gate stage, (b) small-signal mode.

$$v_1 = -v_{in}$$

$$i_{in} = -g_m v_1 = g_m v_{in}$$

$$R_{in} = \frac{v_{in}}{i_{in}} = \frac{1}{g_m}$$

$$v_{out} = -g_m v_1 R_D = -g_m (-v_{in}) R_D = g_m v_{in} R_D$$

$$A_v = \frac{v_{out}}{v_{in}} = g_m R_D$$

$$R_{out} = R_D$$

تمرین: A_v , R_{in} و R_{out} را با در نظر گرفتن اثر مدولاسیون طول کانال ($\lambda \neq 0$) محاسبه کنید.

MOSFET

تقویت کننده های MOS

تقویت کننده کلکتور مشترک (سورس فالوئر)

با در نظر گرفتن اثر مدولاسیون طول کانال ($\lambda \neq 0$)

(a) Source follower, (b) Small-signal equivalent of source follower.

$$g_m v_1 (r_o \parallel R_L) = v_{out}$$

$$v_{in} = v_1 + v_{out}$$

$$\frac{v_{out}}{v_{in}} = \frac{g_m (r_o \parallel R_L)}{1 + g_m (r_o \parallel R_L)} = \frac{r_o \parallel R_L}{\frac{1}{g_m} + r_o \parallel R_L}$$

$$R_{in} = \infty$$

محاسبه R_{out} :

$$R_{out} = \frac{1}{g_m} \parallel r_o \parallel R_L \approx \frac{1}{g_m} \parallel R_L$$